



PSC 2007

98-F-ACI-920

کنترل هماهنگ ترانسفورماتور مجهز به تپ-چنجر و جبرانگر استاتیکی توان راکتیو با استفاده از نظریه‌ی کنترل نظارتی سیستم‌های گسسته پیشامد

علی اکبر افضلیان

سید محمد نوربخش رضایی

دانشگاه صنعت آب و برق (شهید عباسپور)

دانشگاه صنعت آب و برق (شهید عباسپور)

واژه‌های کلیدی: کنترل هماهنگ ولتاژ، ترانسفورماتور مجهز به تپ-چنجر¹ (ULTC)، جبرانگر استاتیکی توان راکتیو (SVC²)، نظریه کنترل نظارتی، سیستم‌های گسسته پیشامد (DES).

چکیده:

چرا که در این روش نیازی به در نظر گرفتن مسائلی از قبیل وجود تأخیر زمانی، و یا وجود نواحی مرده در مشخصه ULTC، و یا غیر خطی بودن فرآیند نخواهد بود. می‌توان اثبات نمود که سیستم کنترل نظارتی طراحی شده بهینه خواهد بود، به این مفهوم که برای برآورده ساختن مشخصه‌های کنترلی مورد نظر، کمترین محدودیت ممکن را در رفتار فرآیند ایجاد می‌کند.

در این مقاله لزوم ایجاد هماهنگی بین ترانسفورمرهای مجهز به تپ-چنجر (ULTC) و جبرانگر استاتیکی توان راکتیو (SVC) در جهت تنظیم ولتاژ تشریح می‌گردد. بدنبال آن با در نظر گرفتن تغییرات لازم در سیستم کنترلی مرسوم هر کدام از آنها، کنترل کننده‌ای جهت هماهنگ ساختن عملکرد این دو المان در تنظیم ولتاژ طراحی می‌گردد. با توجه به اینکه رفتار کلی فرآیند مورد نظر را می‌توان بصورت یک سیستم گسسته پیشامد مدل نمود، لذا بهترین و ساده‌ترین گزینه ممکن برای طراحی کنترلر هماهنگ کننده استفاده از نظریه کنترل نظارتی سیستم‌های گسسته پیشامد خواهد بود.

¹ Under-Load Tap-Changer

² Static Var Compensator



کنترل کننده به این مسئله بر می‌گردد که در این روش با توجه به اینکه فرآیند ماهیتاً دارای رفتار گسسته-پیشامد است، نیازی به در نظر گرفتن مسائلی از قبیل وجود تأخیر زمانی، و یا وجود نواحی مرده در مشخصه ULTC، و یا غیر خطی بودن فرآیند نخواهد بود. همچنین از طرف دیگر، با استفاده از تئوری کنترل نظارتی، بهینه بودن کنترلر هماهنگ کننده طراحی شده نیز تضمین می‌شود. به عبارت دیگر می‌توان اثبات نمود که کنترل کننده طراحی شده برای برآورده ساختن مشخصه‌های کنترلی مورد نظر کمترین محدودیت ممکن را بر رفتار فرآیند تحمیل می‌کند. در مقالاتی نظیر [۹-۴] در ارتباط با طراحی سیستم کنترل نظارتی، مدلسازی، تجزیه و تحلیل و مانیتورینگ و عیب یابی و پیاده‌سازی کنترل کننده ناظر برای سیستم‌های قدرت الکتریکی، مطالبی ارائه شده است. در این مقاله با در نظر گرفتن جدیدترین مشخصه‌های ارائه شده برای SVC و ULTC، با استفاده از نظریه کنترل نظارتی سیستم‌های گسسته پیشامد، کنترل کننده‌ای طراحی شود که علاوه بر آنکه کنترل کامل رفتار ULTC را بر عهده خواهد داشت در مواقع لازم، قادر خواهد بود هماهنگی لازم بین SVC و ULTC را ایجاد نماید.

در بخش ۲ اصول عملکرد ULTC و SVC تشریح خواهد شد. در بخش ۳ هماهنگی بین این دو المان بصورت کامل مورد بحث قرار می‌گیرد. نحوه طراحی کنترل کننده نظارتی هماهنگ کننده دو المان مذکور نیز در بخش ۴ ارائه شده است. در بخش ۵ نیز نتایج بدست آمده ارائه می‌گردد.

۲- مؤلفه‌های کنترل ولتاژ

در این مقاله فرض می‌شود که برای کنترل ولتاژ در یک شبکه قدرت همزمان از ULTC و جبرانگر استاتیکی توان راکتیو (SVC) استفاده می‌شود. در بخش زیر اساس عملکرد هر کدام از این المان‌ها به اختصار بیان شده است.

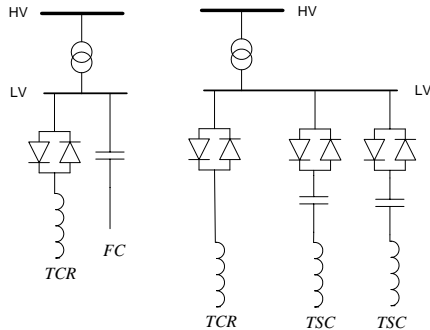
۲-۱- ترانسفورماتور مجهز به تپ-چنجر

ترانسفورمرهای مجهز به تپ-چنجر امروزه نقش بسیار

کنترل ولتاژ در یک شبکه قدرت همواره یکی از مهمترین چالش‌های صنعت برق بوده است. ترانسفورماتورهای مجهز به تپ-چنجر بصورت گسترده‌ای جهت تنظیم ولتاژ در شبکه‌های قدرت بکار گرفته می‌شوند. در بسیاری از مواقع به خصوص در سیستم‌های توزیع، برای آنکه درجه آسیب‌پذیری بارهای حساس به تغییرات ولتاژ کاهش یابد، لازم است که تغییرات ولتاژ بسرعت جبران شوند و به همین منظور از ادوات جبرانگر استاتیکی توان راکتیو نظیر SVC نیز در جهت کنترل ولتاژ بهره گرفته می‌شود [۱]. چنانچه این دو المان بصورت همزمان برای تنظیم ولتاژ نقطه‌ای از یک شبکه قدرت مورد استفاده قرار گیرند، در پاسخ به تغییرات احتمالی ولتاژ، وظیفه جبران کاهش یا افزایش ولتاژ به دلیل عملکرد سریعتر SVC، بر عهده آن قرار داده می‌شود و عملاً ULTC کاری انجام نمی‌دهد. بنابراین احتمال آنکه رفته رفته SVC به اشباع برود، بسیار بالا خواهد رفت و در نتیجه پس از مدت زمانی، دیگر قادر نخواهد بود به تغییرات ولتاژ پاسخ دهد و در واقع نقش یک خازن ثابت را ایفا خواهد نمود [۲ و ۳]. با توجه به اینکه استفاده از SVC به عنوان یک کنترل کننده اضطراری برای اعمال پاسخ سریع به تغییرات ناگهانی ولتاژ اجتناب ناپذیر است، باید به طریقی ظرفیت آن برای پاسخ به تغییرات احتمالی ولتاژ در لحظات آینده، حفظ شود. بنابراین بکارگیری یک استراتژی کنترلی جهت هماهنگ نمودن عملکرد SVC و ULTC ضرورت می‌یابد. قبل از طراحی کنترلر هماهنگ کننده، لازم است در سیستم‌های کنترلی مرسوم که قبلاً برای کنترل دینامیک هر کدام از این المان‌ها بکار گرفته می‌شد، تغییراتی اعمال شود. در همین راستا مشخصه V-I جدیدی برای جبرانگر استاتیکی توان راکتیو بکار گرفته می‌شود که در آن عمل سوئیچینگ نیز مشاهده می‌شود [۲]. همچنین با توجه به اینکه ULTC نیز بکلی دارای رفتار سوئیچینگ می‌باشد، بنابراین می‌توان کل فرآیند را در قالب یک سیستم گسسته پیشامد مدلسازی نمود و برای طراحی کنترلر هماهنگ کننده، از نظریه کنترل نظارتی بهره گرفته شود [۴]. مزیت استفاده از این نظریه جهت طراحی

بیست و دومین کنفرانس بین‌المللی برق

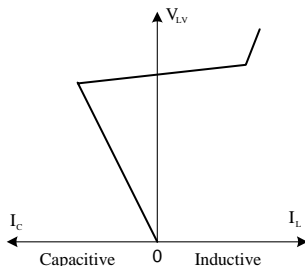
ثابت (FC) می‌باشد [۱۱]. با هماهنگ نمودن کلیدزنی خازن و کنترل پیوسته زاویه آتش تریستور راکتور، می‌توان توان راکتیو خروجی را بطور پیوسته بین مقادیر نامی خازنی و سلفی این جبرانگر تغییر داد.



شکل ۱- دو ساختار متداول جبرانگر استاتیکی توان راکتیو (SVC)

هدف از بکارگیری SVC در یک شبکه قدرت الکتریکی را می‌توان مواردی نظیر افزایش ضریب توان، افزایش ظرفیت انتقال و یا کنترل ولتاژ در نظر گرفت. در مقاله حاضر SVC در جهت کنترل ولتاژ بکار گرفته می‌شود. جبرانگر می‌تواند ولتاژ نقطه مورد نظر شبکه قدرت، را در مقدار مشخص شده‌ای تثبیت نماید. مشخصه ولتاژ-جریان (V-I) جبرانگر SVC در شکل ۲ نشان داده شده است. این شکل بیان‌گر آن است که تنظیم ولتاژ با شیب معلومی حول ولتاژ نامی در محدوده عملکرد SVC که توسط حداکثر جریان‌های سلفی و خازنی تعیین می‌شود قابل انجام است [۱۲].

شیب مشخصه V-I جبرانگر به مقدار گین فیدبک کنترل کننده آن بستگی دارد. در شکل ۳ بلوک دیاگرام کلی سیستم مرسوم کنترلی SVC ارائه شده است. شیب X_{SL} مشخص کننده این است که در پاسخ به یک مقدار خطای خاص در



شکل ۲- مشخصه V-I جبرانگر استاتیکی توان راکتیو

مهمی را در کنترل ولتاژ شبکه‌های انتقال الکتریکی ایفا می‌کنند که کاربرد گسترده آنها در بخش‌های مختلف شبکه‌های انتقال، و شبکه‌های توزیع انرژی الکتریکی مؤید این مطلب می‌باشد. این ترانسفورمرها برای کنترل لحظه به لحظه تغییرات ولتاژ شبکه بکار گرفته می‌شوند [۱]. در مقاله حاضر، ULTC با مد کاری Auto/manual در نظر گرفته می‌شود. به این مفهوم که اپراتور می‌تواند در هر زمانی که بخواهد وضعیت کاری ULTC را از حالت Auto به حالت کنترل دستی Manual تغییر دهد. همچنین در مواقعی که در حالت اتوماتیک، عمل افزایش یا کاهش تپ ترانس موفقیت آمیز نباشد، به طور خودکار مد کاری ULTC به مد Manual منتقل خواهد شد.

منطق کنترلی ترانسفورمرهای مجهز به تپ-چنجر نوع ULTC در مقالاتی نظیر [۱۰] ارائه شده است. هنگامی که اندازه ولتاژ "نرمال" نباشد، یعنی خارج از محدوده مجاز باشد، کنترل کننده تپ چنجر پس از گذشت مدت زمان مشخص T_{delay} ، با تغییر دادن تپ ترانسفورماتور در جهت بازگرداندن مقدار ولتاژ به اندازه نرمال عمل می‌نماید. لحاظ نمودن تأخیر در عملکرد کنترل کننده برای جلوگیری از تغییر دادن غیر ضروری تپ ترانسفورماتور می‌باشد، چرا که گاهی اوقات افزایش یا کاهش ولتاژ بصورت لحظه‌ای می‌باشد، که در این مواقع نیازی به تغییر تپ نمی‌باشد. در نمونه‌های عملی ULTC، پس از آنکه یکبار تپ ترانسفورماتور کاهش/افزایش داده شد، و هنوز مقدار ولتاژ در محدوده مجاز قرار نگرفته باشد، زمان تایمر ULTC برابر مقدار از پیش تعیین شده $T_{switching}$ قرار داده می‌شود. $T_{switching}$ که مشخص کننده حداقل زمان تأخیر عملکردی ULTC بین دو سوئیچینگ متوالی است، دارای مقداری کوچکتر از T_{delay} می‌باشد.

۲-۲- جبرانگر استاتیکی توان راکتیو (SVC)

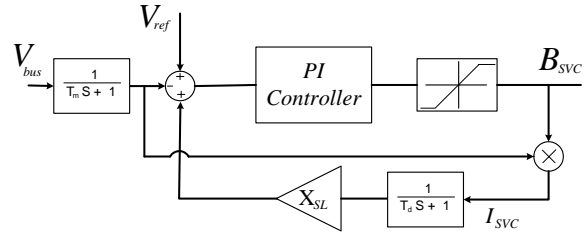
همانطوری که شکل ۱ نیز مشخص شده است، بطور کلی SVC متشکل از یک راکتور کنترل شده تریستوری (TCR) و چند خازن مجهز به کلید تریستوری (TSC) و یا یک خازن

بیست و دومین کنفرانس بین‌المللی برق

باشد. در شرایطی که حتی برای اولین بار یک اغتشاش بزرگ در ولتاژ رخ دهد، SVC به سرعت در جهت جبران کاهش/افزایش ولتاژ عمل می‌کند و به اشباع خواهد رفت. در چنین وضعیتی ممکن است به دلیل عدم توانایی SVC در تنظیم ولتاژ، امکان عملکرد ULTC فراهم شود و ULTC بتواند تا حد مشخصی ولتاژ را تنظیم نماید. اما مشکل بزرگ این است که به دلیل به اشباع رفتن SVC، امکان اینکه سیستم کنترل ولتاژ (متشکل از SVC و ULTC) بتواند به اغتشاشات هر چند کوچک بعدی با سرعت جواب دهد، وجود نخواهد داشت. از آنجا که برای اعمال پاسخ سریع به تغییرات ناگهانی ولتاژ، استفاده از SVC به عنوان یک کنترل کننده اضطراری، اجتناب ناپذیر است، باید به طریقی ظرفیت SVC برای پاسخ به تغییرات احتمالی آینده، حفظ شود. بنابراین به جهت استفاده مطلوب و حداکثر بهره‌برداری از تجهیزات مذکور، نیاز به استفاده از یک استراتژی کنترلی جهت هماهنگ نمودن عملکرد SVC و ULTC احساس می‌شود. برای انجام چنین کاری باید تغییراتی در سیستم کنترلی این المان‌ها در نظر گرفته شود. به این صورت که در هنگام وقوع یک اغتشاش در اندازه ولتاژ، برای آنکه علاوه بر SVC، به ULTC نیز مجال شرکت در تنظیم ولتاژ داده شود، لازم است از یک سو در وضعیت‌های خاصی سهم کمتری برای مشارکت SVC در نظر گرفته شده، و از سوی دیگر در مواقع خاصی با کاهش مقدار زمان تأخیر T_{delay} ، امکان عملکرد سریعتر ULTC ایجاد شود.

۲-۲- اصلاح سیستم کنترلی ULTC

در شرایطی که جریان تزریقی SVC به ماکزیمم مقدار خازنی یا سلفی خود نزدیک می‌شود، برای حفظ ظرفیت SVC می‌توان با کاهش زمان تایمر، ULTC را سریعتر از حالت معمول به واکنش در برابر تغییرات ولتاژ وادار نمود. به عنوان نمونه برای این کار می‌توان زمان تأخیر ULTC را بصورت تابعی از سوسپتانس SVC در نظر گرفت.



شکل ۳- بلوک دیاگرام سیستم کنترلی مرسوم SVC

ولتاژ، SVC چه مقدار توان راکتیو به شبکه تزریق کند. هرچه قدر این شیب کمتر باشد، مقدار ولتاژ جبران شده با حضور SVC به مقدار مطلوب V_{ref} نزدیکتر خواهد بود.

۳- هماهنگی ULTC و SVC در کنترل ولتاژ

۳-۱- لزوم ایجاد هماهنگی بین ULTC و SVC

هنگامی که برای تنظیم ولتاژ نقطه خاصی از یک شبکه قدرت بصورت همزمان هم از SVC و هم از ULTC استفاده می‌شود به دلیل آنکه سرعت عملکرد SVC بسیار بالاتر از سرعت عملکرد ULTC است، SVC در پاسخ به تغییرات ولتاژ بسیار سریعتر عمل می‌کند. لذا پس از وقوع یک تغییر در مقدار ولتاژ، وظیفه جبران افت یا افزایش ولتاژ در لحظات اول بر عهده SVC قرار داده می‌شود و عملاً ULTC کاری انجام نمی‌دهد. چراکه سیستم کنترلی SVC به محض اینکه خطای ولتاژ را حس می‌کند، به سرعت عمل نموده و ولتاژ نقطه مورد نظر را تا آنجا که SVC ظرفیت داشته باشد، به مقدار V_{ref} نزدیک می‌نماید. اما از طرفی ULTC در پاسخ به یک تغییر ولتاژ هنگامی عمل خواهد نمود که مقدار خطای ولتاژ برای مدت زمان خاصی نظیر T_{delay} از محدوده مجاز خارج شده باشد. در شرایطی که تغییرات ولتاژ خیلی بزرگ نباشد، به دلیل اینکه SVC با سرعت خطای ولتاژ را به سمت صفر نزدیک می‌کند، امکان عملکرد ULTC تقریباً صفر خواهد بود. عمل نکردن ULTC به قیمت هدر رفتن بیهوده ظرفیت SVC در جهت تنظیم ولتاژ خواهد بود. پس از اینکه چندین بار حتی اغتشاشات کوچک در ولتاژ رخ دهد، رفته رفته ظرفیت SVC بصورت کامل در اختیار گرفته خواهد شد و SVC به اشباع می‌رود بدون آنکه ULTC کاری انجام داده

۳-۴- نحوه ایجاد هماهنگی در عملکرد ULTC

SVC و

همانطور که در قسمت قبل ذکر شد، برای اینکه بتوان حداکثر بهره‌برداری ممکن را از تجهیزات کنترل ولتاژ نصب شده در یک شبکه قدرت نمود، لازم است یکسری تغییرات در سیستم‌های کنترلی این تجهیزات اعمال شود. به نظر می‌رسد که بهترین گزینه ممکن برای نحوه پیاده‌سازی این تغییرات به این صورت باشد که با حفظ همان کنترل کننده‌های مرسوم ULTC و SVC، تغییرات مورد نیاز توسط یک سیستم نظارتی اعمال شوند. استفاده از این روش این امکان را فراهم می‌آورد که بتوان بسادگی برای هر شبکه قدرتی که در آن برای تنظیم ولتاژ توأم از SVC و ULTC استفاده شده است، با حفظ همان کنترل کننده‌های که قبلاً بکار گرفته می‌شدند، تنها با صرف هزینه اندکی برای نصب کنترل نظارتی جدید، کارایی و بازده این تجهیزات را تا حد بسیار بالایی بهبود داد. همچنین با اضافه نمودن سیستم کنترل نظارتی جدید می‌توان کیفیت انرژی الکتریکی شبکه توزیع را نیز بهبود داد و درجه آسیب‌پذیری بارهای (مصرف کنندگان) حساس به ولتاژ را کاهش داد. بنابراین بلوک دیاگرام عملیاتی سیستم کنترل هماهنگ ولتاژ را می‌توان بصورت شکل ۵ ارائه نمود.

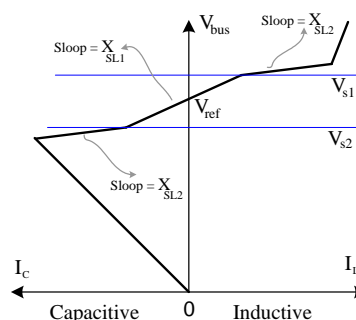
۴- طراحی سیستم کنترل نظارتی

سیستم کنترل نظارتی ارائه شده در شکل ۵ متشکل از دو کنترل کننده ناظر محلی، یکی برای SVC و دیگری برای ULTC در نظر گرفته می‌شود. استفاده از دو کنترل کننده ناظر محلی به جای طراحی یک سیستم کنترل نظارتی متمرکز، باعث کاهش سایز کنترل کننده‌های ناظر طراحی شده خواهد شد و در نتیجه پیاده‌سازی عملی سیستم کنترل نظارتی کلی را آسانتر می‌کند [۱۴و۶].

هدف از طراحی کنترل ناظر برای SVC هماهنگ نمودن عملکرد آن با ULTC می‌باشد. یعنی برای کنترل SVC دو کنترل کننده بکار گرفته می‌شود. دینامیک پیوسته SVC

۳-۳- اصلاح سیستم کنترلی SVC

در مقاله [۲] مشخصه جدیدی برای SVC پیشنهاد گردیده که در شکل ۴ ارائه شده است. این مشخصه جدید در هماهنگی SVC با سایر المان‌های کنترل کننده ولتاژ بسیار مؤثر واقع شده است. بر طبق این مشخصه، هنگامی که ولتاژ محل مورد نظر از شبکه قدرت (که SVC به آن نقطه متصل شده است) در محدوده خاصی قرار داشته باشد، شیب مشخصه کنترلی SVC دارای مقدار X_{SL1} است و ولتاژی که به عنوان ولتاژ مرجع به کنترل کننده SVC (کنترل کننده PI) اعمال می‌شود، مقداری است که طراح تمایل دارد ولتاژ در آن مقدار تثبیت شود. اما هنگامی که ولتاژ شبکه از یک حد خاصی کمتر یا بیشتر شود، شیب مشخصه کنترلی برابر X_{SL2} انتخاب می‌شود که مقدار آن کمتر از X_{SL1} است. این موضوع باعث می‌شود که در این شرایط، مقدار ولتاژ شبکه را به مقدار مطلوب بیشتر نزدیک نماید. از طرفی در این شرایط ولتاژی که به عنوان ولتاژ مرجع به کنترل کننده SVC اعمال می‌شود، خروجی یک فیلتر LPF خواهد بود که ورودی این فیلتر به ولتاژ محل مورد نظر شبکه متصل است. لذا رفته رفته خطای ولتاژی که کنترل کننده PI حس می‌کند، کاهش یابد و لذا مقدار جریان تزریقی SVC به شبکه کاهش داده شود. به این ترتیب بعد از مدت زمانی ولتاژ شبکه به محدوده دلخواه باز خواهد گشت.



شکل ۴- مشخصه V-I جدید جبرانگر استاتیکی توان راکتیو

بیست و دومین کنفرانس بین‌المللی برق

پیشامدها در نمونه‌های زمانی گسسته، از یک حالت به حالت دیگر تغییر وضعیت می‌دهد. تکنیک کنترل نظارتی ابزار مناسبی برای کنترل این دسته از سیستم‌ها می‌باشد [۱۳]. برای استفاده از این تکنیک در قدم اول باید فرایند گسسته پیشامد را بصورت یک اتوماتن (Automaton) مدل‌سازی نمود. اتوماتن یک Σ - تایی است که بصورت $G = (Q, \Sigma, \eta, q_0, Q_m)$ تعریف می‌شود. Q مجموعه‌ی متناهی از حالت‌های سیستم گسسته پیشامد، $q_0 \in Q$ حالت اولیه و $Q_m \subseteq Q$ مجموعه‌ای شامل تمامی حالت‌های مورد نظر این سیستم می‌باشد. Σ نیز مجموعه‌ای متناهی از تمامی پیشامدها می‌باشد. حالت بعدی تحت وقوع پیشامد σ توسط تابع گذر از حالت $\eta(q, \sigma)$ مشخص می‌شود که بصورت $Q \rightarrow Q \times \Sigma \rightarrow Q$ تعریف می‌گردد. پس از مدل‌سازی فرایند، مشخصه کنترلی مورد نظر را نیز باید بصورت یک اتوماتن بیان نمود. با داشتن اتوماتن فرایند (plant) و اتوماتن مشخصه کنترلی (spec)، می‌توان کنترل ناظر را با استفاده از نرم افزار TCT بصورت زیر طراحی نمود. TCT نرم‌افزاری است که برای کار بروی سیستم‌های گسسته پیشامد مورد استفاده قرار می‌گیرد [۱۳]:

$$Supervisor = Supcon(Plant, Spec)$$

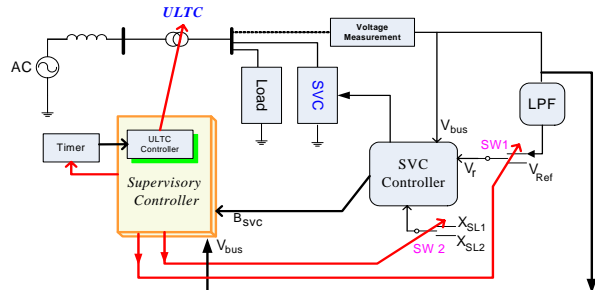
کنترل ناظر در واقع سلسله پیشامدهایی که توسط فرایند تولید می‌شود را دریافت کرده، و با غیر فعال نمودن یکسری از پیشامدهای کنترل پذیر، باعث می‌شود که سیستم حلقه بسته مشخصه کنترلی مطلوب را برآورده سازد. به علت رعایت اختصار، در اینجا از ارائه توضیحات بیشتر در ارتباط با نظریه کنترل نظارتی و مسائل مربوط به آن خودداری می‌شود. خواننده علاقمند می‌تواند برای کسب اطلاعات بیشتر به مرجع [۱۳] مراجعه نماید.

۴-۲- طراحی کنترل ناظر محلی برای ULTC

أ. مدل‌سازی گسسته پیشامد ULTC

بلوک دیاگرام سیستم کنترلی ULTC با در نظر گرفتن اثر سوپرتانس SVC در تنظیم تطبیقی زمان تأخیر ULTC، در

توسط کنترل کننده‌ی PI (مطابق شکل ۳) و دینامیک گسسته پیشامد آن توسط کنترل کننده ناظر محلی کنترل می‌گردد. بطور مشابه هدف از طراحی کنترل ناظر برای ULTC نیز هماهنگ نمودن رفتار آن با SVC است. یعنی اینکه می‌توان



شکل ۵- بلوک دیاگرام سیستم کنترل هماهنگ ولتاژ

برای کنترل رفتار کلی ULTC از کنترل کننده‌های مرسوم موجود استفاده نمود و برای کنترل و هماهنگ نمودن رفتار گسسته پیشامد آن با SVC از یک کنترل کننده ناظر محلی بهره گرفت. البته با توجه به اینکه ULTC دارای رفتار سوئیچینگ می‌باشد، رفتار آن را می‌توان بطور کامل در قالب یک سیستم گسسته پیشامد (DES) تعریف است. به این مفهوم که دینامیک و رفتار ULTC بطور کامل با استفاده از تنها یک کنترل کننده ناظر قابل کنترل است. با در نظر گرفتن این مسئله، می‌توان گفت که سیستم کنترل نظارتی مشخص شده در شکل ۵ علاوه بر آنکه کنترل کامل ULTC را بر عهده دارد، کنترل هماهنگ عملکرد ULTC و SVC را نیز انجام می‌دهد. در ادامه، ابتدا بصورت مختصر نظریه کنترل نظارتی سیستم‌های گسسته پیشامد معرفی می‌شود و پس از آن نحوه طراحی کنترل کننده‌های ناظر محلی برای SVC و ULTC بصورت جداگانه تشریح خواهد شد. این دو کنترل کننده ناظر محلی مجموعاً هماهنگی لازم در کنترل ولتاژ را موجب خواهند شد.

۴-۱- معرفی نظریه کنترل نظارتی سیستم‌های

گسسته پیشامد

سیستم گسسته پیشامد به سیستمی اطلاق می‌شود که دارای رفتار دینامیکی آسنکرون بوده و در اثر وقوع انی سلسله

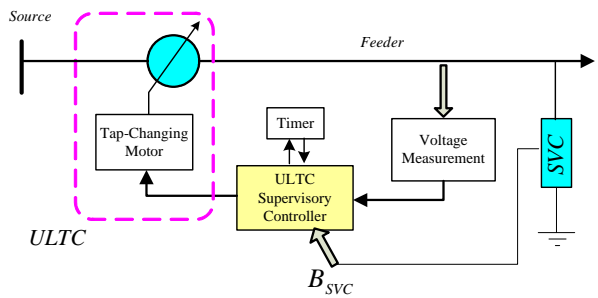
بیست و دومین کنفرانس بین‌المللی برق

جدول ۱ - پیشامدهای مدل گسسته پیشامد تایمر

تنظیم کننده زمان تایمر ULTC: زمان تأخیر ULTC بصورت تابعی از سوسپتانس SVC بصورت آنچه در شکل ۷ نشان داده شده است، در نظر گرفته می‌شود. هنگامیکه ظرفیت بکار گرفته شده SVC در حال افزایش باشد ($\Delta|B_{SVC}| \geq 0$)، جهت جلوگیری از به اشباع رفتن SVC لازم است ULTC زودتر به عمل کردن واداشته شود تا سهمی از کنترل ولتاژ هم بر عهده آن قرار داده شود. برای انجام این کار، در چنین شرایطی زمان تأخیر تایمر ULTC کاهش داده می‌شود. هر چقدر SVC بیشتر به ماکزیمم حالت سلفی یا خازنی خود نزدیکتر می‌شود، زمان تأخیر T_{delay} بیشتر کاهش داده می‌شود. مطابق شکل ۷، در اینجا برای زمان تأخیر ULTC سه سطح T_{d1}, T_{d2}, T_{d3} در نظر گرفته شده است. از طرف دیگر، هر گاه که ظرفیت بکار گرفته شده SVC در حال کاهش باشد (یعنی $|B_{SVC}| < 0$) یا به عبارت دیگر $(\Delta|B_{SVC}| < 0)$ ، لازم است شرایطی ایجاد شود تا SVC حداکثر استفاده ممکن از وضعیت پیش آمده را ببرد و ظرفیت خود را همچنان کاهش دهد. برای رسیدن به این هدف، در چنین شرایطی تا آنجا که امکان دارد باید عملکرد ULTC به تأخیر بیفتد، یعنی میزان تأخیر عملکردی ULTC برابر ماکزیمم مقدار ممکن انتخاب می‌شود، ($T_{delay} = T_{d1}$). با توجه به شکل ۷ می‌توان اینطور در نظر گرفت که $T_{delay} = f(B_{SVC}, B'_{SVC})$ تابع f به صورت یک مدل گسسته پیشامد تعریف می‌شود که در شکل ۸-b ارائه شده است. البته در این مدل گسسته پیشامد، تنظیم زمان تایمر در شرایطی که سوئیچینگ‌های متوالی نیز رخ می‌دهد هم مد نظر قرار داده شده است. پیشامدهای متناظر با این مدل گسسته پیشامد در جدول ۲ ارائه شده است. به عنوان نمونه اولین لحظه‌ای که مقدار B_{SVC} در یکی از شرایط $\beta_1 B_{min} \leq B_{SVC} < 0$ و $0 \leq B_{SVC} \leq \alpha_1 B_{max}$ صدق کند، معادل رخداد پیشامد 60 خواهد بود.

ولت‌متر: فرض شود که محدوده مجاز ولتاژ بار بصورت $V_r \pm ID$ باشد که در آن V_r ولتاژ مرجع بار و ID

شکل ۶ نشان داده شده است. همانطوری که از این شکل مشاهده می‌شود، ULTC از سه جزء اصلی تشکیل شده است: ولت‌متر، تایمر و تغییر دهنده تپ ترانسفورماتور. برای اینکه مدل گسسته پیشامد ULTC را بدست آوریم، ابتدا مدل گسسته پیشامد هر یک قسمت‌های تشکیل دهنده آن



شکل ۶- بلوک دیاگرام سیستم کنترل اتوماتیک ترانسفورماتور مجهز به تپ-چنجر با در نظر گرفتن اثر SVC بر زمان تأخیر ULTC

را بدست آورده و سپس با ترکیب این مدل‌ها، مدل گسسته پیشامد ULTC بدست خواهد آمد. البته برای آنکه عملکرد ULTC بصورت کامل در قالب یک مدل DES تعریف شود، لازم است اپراتور و همچنین بخش تنظیم کننده زمان تایمر ULTC نیز مدل شوند. به این ترتیب اجزاء مختلف فرآیند عبارتند از:

تایمر: برای در نظر گرفتن تأخیر زمانی در تغییر تپ ترانسفورماتور پس از وقوع یک وضعیت غیر نرمال در سطح ولتاژ، از یک تایمر استفاده می‌شود. مدل گسسته پیشامدی که برای این تایمر در نظر گرفته می‌شود در شکل ۸-a نشان داده شده است و مفهوم پیشامدهای مختلف آن در جدول ۱ ارائه شده‌اند. همانطوری که از شکل ۸-a مشخص است، پس از شروع زمان‌سنجی، چنانچه تا قبل از سپری شدن مدت زمان T_{delay} ولتاژ به محدوده مجاز بر گردد، زمان‌سنجی متوقف شده و تایمر ریست می‌شود.

پیشامد	
21	راه اندازی تایمر
25	توقف تایمر و ریست شدن آن
28	اتمام زمان تایمر
23	فرمان ریست شدن تایمر

بیست و دومین کنفرانس بین‌المللی برق

پیشامد	
60	$0 \leq B_{svc} \leq \alpha_1 B_{max}$ or $\beta_1 B_{min} \leq B_{svc} < 0$
61	مقدار T_{delay} برابر T_{d1} قرار داده شود.
62	$\alpha_1 B_{max} < B_{svc} \leq \alpha_2 B_{max}$ or $\beta_2 B_{min} \leq B_{svc} < \beta_1 B_{min}$
63	مقدار T_{delay} برابر T_{d2} قرار داده شود.
64	$\alpha_2 B_{max} < B_{svc} \leq B_{max}$ or $B_{min} \leq B_{svc} < \beta_2 B_{min}$
65	مقدار T_{delay} برابر T_{d3} قرار داده شود.
66	$\Delta B_{svc} < 0$ یا $ B_{svc}' < 0$
67	مقدار تایمر برابر با $T_{switching}$ قرار داده می‌شود
69	راه اندازی بخش اندازه گیر سوپستانس SVC

جدول ۲ - پیشامدهای مدل گسسته پیشامد تنظیم کننده زمان تایمر

پیشامد	
11	راه اندازی ولت‌متر
10	$ \Delta V > ID$ که در آن $\Delta V < 0$
12	$ \Delta V < ID$ (وضعیت نرمال)
14	$ \Delta V > ID$ که در آن $\Delta V > 0$
16	ولتاژ بسیار بالا رفته است. $V > V_{max}$

جدول ۳ - پیشامدهای مدل گسسته پیشامد ولت‌متر

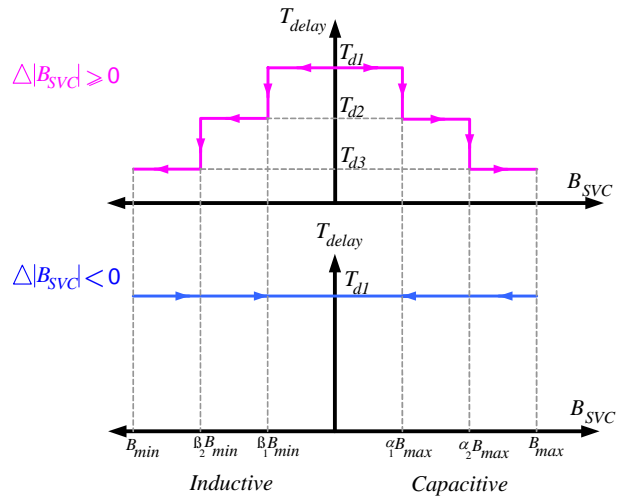
پیشامد	
31	فرمان کاهش تپ ترانسفورماتور
32	کاهش موفقیت آمیز تپ ترانسفورماتور
33	فرمان افزایش تپ ترانسفورماتور
34	افزایش موفقیت آمیز تپ ترانسفورماتور
30	افزایش/کاهش ناموفقیت آمیز تپ ترانس

جدول ۴ - پیشامدهای مدل گسسته پیشامد تغییر دهنده تپ ترانس

پیشامد	
41	ورود به مد اتوماتیک
43	ورود به مد کنترل دستی

جدول ۵ - پیشامدهای مدل گسسته پیشامد اپراتور

ماکزیمم تغییرات مجاز ولتاژ می‌باشد. هنگامی که ولت‌متر ولتاژ را قرائت نمود، با مشخص نمودن تفاوت ولتاژ قرائت شده با ولتاژ V_r ، که در اینجا با ΔV مشخص می‌شود،



شکل ۷- تغییرات زمان تأخیر ULTC در مقابل سوپستانس SVC

وضعیت‌های متفاوتی را گزارش می‌دهد که در جدول ۳ مشخص شده‌اند. بنابراین ولت‌متر را می‌توان بصورت شکل ۸-۷ به عنوان یک مدل گسسته پیشامد مدل نمود.

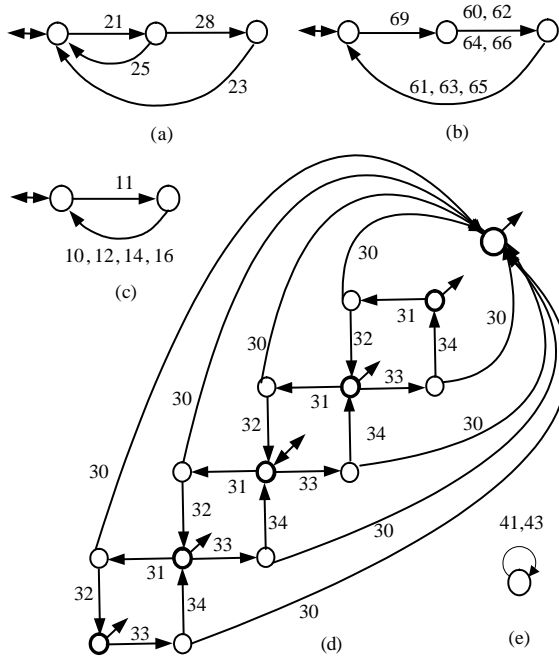
تغییر دهنده تپ ترانسفورماتور: هنگامی که فرمان کاهش و یا افزایش تپ ترانسفورماتور ارسال شود، تغییر دهنده تپ اقدام به تغییر تپ ترانسفورماتور می‌نماید، اگر این کاهش یا افزایش تپ ترانسفورماتور با موفقیت صورت بگیرد، تغییر دهنده تپ ترانسفورماتور منتظر فرمان بعدی می‌ماند. اما چنانچه کاهش یا افزایش تپ ترانسفورماتور با موفقیت صورت نگیرد، سیستم از مد Automatic به مد Manual تغییر وضعیت می‌هد تا تغییر تپ ترانسفورماتور بصورت دستی توسط شخص اپراتور انجام پذیرد. با فرض اینکه تپ ترانسفورماتور دارای ۵ پله باشد، مدل گسسته پیشامد تغییر دهنده تپ ترانسفورماتور را می‌توانیم بصورت آنچه که در شکل ۸-۸ ارائه شده است در نظر بگیریم. در جدول ۴ مفهوم پیشامدهای این مدل DES ارائه شده است.

اپراتور: اپراتور توسط پیشامد 43 می‌تواند مد کاری ULTC را از Auto به Manual تغییر دهد. توسط اعمال فرمان لازم

بیست و دومین کنفرانس بین المللی برق

ترانسفورماتور صادر می گردد (پیشامد 31).

* در هر زمانی که اپراتور تمایل داشت و یا در شرایطی که عمل افزایش یا کاهش تپ ترانس با موفقیت انجام نپذیرد، توسط پیشامد 43 سیستم از مد Auto به مد Manual تغییر وضعیت دهد. توسط پیشامد 41 نیز اپراتور می تواند مد کاری ULTC را از Manual به Auto منتقل نماید.



شکل ۸ - مدل گسسته پیشامد (a) تایمر، (b) تنظیم کننده زمان تایمر ولتتر، (c) تغییر دهنده تپ ترانسفورماتور، (d) اپراتور

۲- مشخصه کنترلی Sp2 که جهت تنظیم زمان تایمر با توجه به سوسپتانس SVC در نظر گرفته می شود. مشخصه کنترلی Sp3 که جهت تنظیم زمان تایمر در سوئیچینگ های متوالی، در نظر گرفته می شود.

۴- مشخصه کنترلی Sp4 که جهت ایجاد هماهنگی و نظم بین ولتتر و بخش اندازه گیری سوسپتانس SVC در نظر گرفته شده است.

ج. محاسبه کنترل ناظر محلی برای ULTC

با ترکیب ۵ مدل گسسته پیشامد ارائه شده در شکل ۸ می توان مدل گسسته پیشامد ULTC را به صورت زیر در نرم افزار TCT محاسبه نمود:

(پیشامد 41) نیز می تواند عکس این عمل را انجام دهد. در شکل ۸-e مدل گسسته پیشامد در نظر گرفته شده برای اپراتور ارائه شده است.

ب. مدل سازی مشخصه های کنترلی ULTC

جهت برآورده ساختن منطق کنترلی مورد نظر، ۴ مشخصه کنترلی بصورت زیر در نظر گرفته می شود. هر کدام از این مشخصه های کنترلی در قالب یک مدل DES بیان خواهند شد که در شکل ۹ نشان داده شده اند.

۱- مشخصه کنترلی اصلی (Sp1): این مشخصه رفتار کلی ULTC را هدایت می نماید. به این صورت که:

* اگر اختلاف بین ولتاژ قرائت شده توسط ولتتر با ولتاژ مرجع V_r از مقدار مجاز بیشتر باشد یعنی $|\Delta V| > ID$ و ΔV منفی باشد (پیشامد 10)، تایمر راه اندازی می شود (پیشامد 21) و هنگامی که زمان مشخص شده سپری شد (پیشامد 27)، فرمان افزایش تپ ترانس (پیشامد 33) صادر می شود و به دنبال آن تایمر ریست می گردد (پیشامد 23).

* اگر اختلاف بین ولتاژ قرائت شده توسط ولتتر با ولتاژ مرجع V_r از مقدار مجاز بیشتر باشد یعنی $|\Delta V| > ID$ و ΔV مثبت باشد (پیشامد 14)، تایمر راه اندازی می شود (پیشامد 21) و هنگامی که زمان مشخص شده سپری شد (پیشامد 27)، فرمان کاهش تپ ترانسفورماتور (پیشامد 31) صادر می شود و به دنبال آن تایمر ریست می گردد.

* اگر ولتاژ اندازه گیری شده توسط ولتتر در محدوده مجاز قرار داشته باشد (پیشامد 12)، که البته می توان آن را به این صورت در نظر گرفت که اندازه ولتاژ به محدوده مجاز خود بازیابی شده باشد، تایمر متوقف شده و ریست می گردد (پیشامد 25).

* اگر اندازه ولتاژ قرائت شده از حداکثر ولتاژ قابل تحمل شبکه مورد نظر (V_{max}) بیشتر باشد (پیشامد 16)، باید به سرعت تپ ترانس کاهش داده شود. به این منظور بلافاصله زمان تایمر برابر صفر می گردد و فرمان کاهش تپ

بیست و دومین کنفرانس بین‌المللی برق

$ULTC = \text{Sync}(\text{Timer}, \text{Timer_adjust}, \text{Voltmeter}$

$, \text{Tap-Changer}, \text{Operator})$

رفتار مشترک اعمال شده توسط هر ۴ مشخصه کنترلی نیز بصورت زیر در نرم‌افزار TCT قابل محاسبه است:

$ULTC_Spec = \text{Meet}(Sp1, Sp2, Sp3, Sp4)$

بنابراین کنترل کننده ناظر محلی برای ULTC بصورت زیر بدست خواهد آمد:

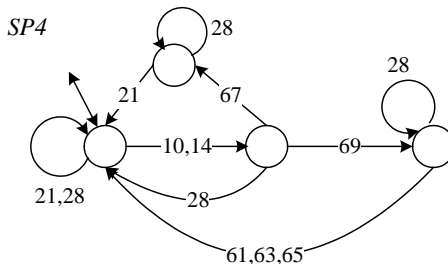
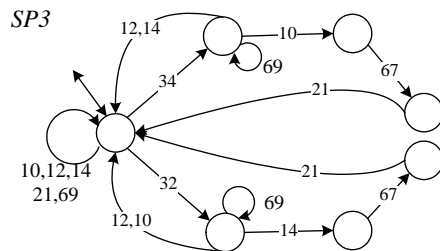
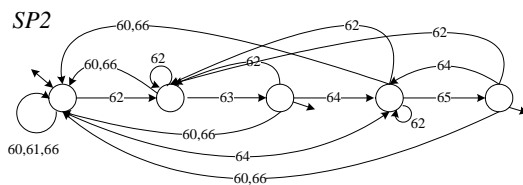
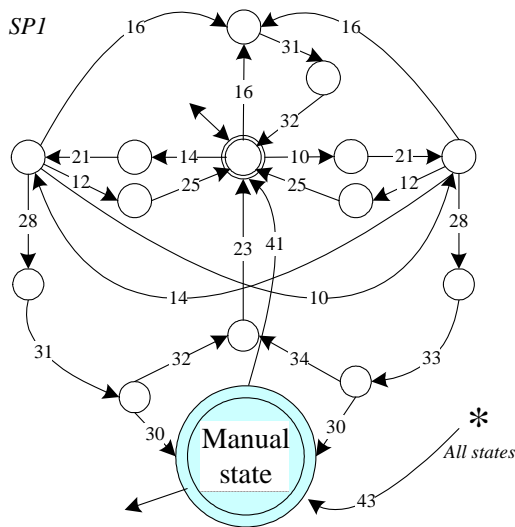
$ULTC_Supervisor = \text{Supcon}(ULTC, ULTC_Spec)$

(2178,7374)

مشاهده می شود کنترل کننده ناظر طراحی شده دارای ۲۱۷۸ حالت و ۷۳۷۴ گذر می باشد. با استفاده از نظریه کنترل نظارتی می توان اثبات نمود که این کنترل کننده ناظر برای برآورده ساختن مشخصه های کنترلی مورد نظر، کمترین محدودیت ممکن را در رفتار فرآیند ایجاد می نماید.

۳-۴ طراحی کنترل ناظر محلی برای SVC

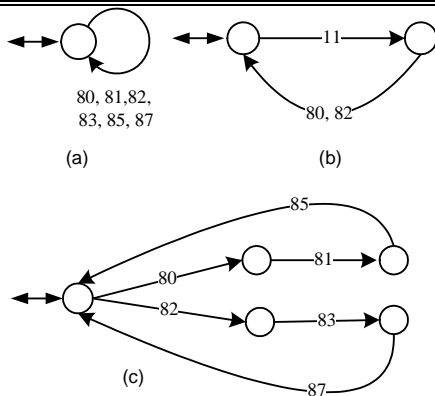
طبق بلوک دیاگرام ارائه شده در شکل ۵، برای کنترل عملکرد پیوسته SVC از یک کنترل کننده PI بهره گرفته می شود. اما به جهت اصلاح رفتار SVC در جهت هماهنگ نمودن آن با ULTC، علاوه بر کنترل کننده مذکور از یک کنترل ناظر نیز برای اعمال فرمان های لازم در مواقع مورد



شکل ۹- مدل های گسسته پیشامد مشخصه های کنترلی در نظر گرفته شده برای عملکرد ULTC

نیاز به سوئیچ های مشخص شده در شکل ۵ نیز استفاده می شود. در واقع کنترل کننده PI به علاوه کنترل کننده ناظری که برای SVC طراحی می شود، مجموعاً مشخصه V-I داده شده در شکل ۴ را پیاده می کنند.

پیشامد	
11	راه اندازی ولت‌متر
80	$V_{S2} \leq V_{bus} \leq V_{S1}$
81	سیگنال V_r به مقدار ثابت V_{ref} متصل شود.
82	$V_{bus} < V_{S1}$ یا $V_{bus} > V_{S2}$
83	سیگنال V_r به خروجی فیلتر LPF متصل شود.
85	گین فیدبک حلقه‌ی کنترلی X_{SL1} قرار داده شود.
87	گین فیدبک حلقه‌ی کنترلی X_{SL2} قرار داده شود.

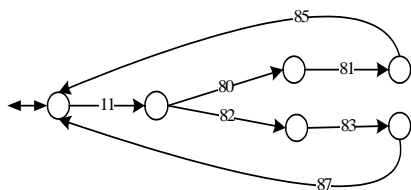


شکل ۱۱- (a) و (b) مدل گسسته پیشامد اجزاء تشکیل دهنده فرآیند (c) مدل مشخصه کنترلی SVC

ج. محاسبه کنترل کننده ناظر محلی SVC

کنترل کننده ناظر محلی SVC که در بلوک دیاگرام شکل ۱۰ مشخص گردیده، بصورت زیر قابل محاسبه است و در شکل ۱۲ نشان داده شده است. همانطوری که از این شکل مشاهده می شود، اینکنترل کننده ناظر رفتار SVC را کاملاً در جهت برآورده شده مشخصه کنترلی در نظر گرفته شده، هدایت می نماید.

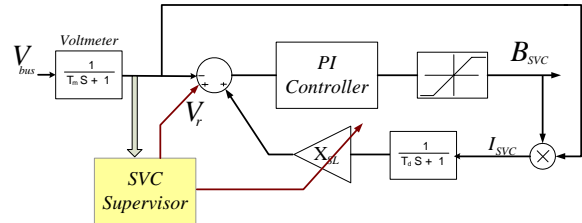
$$SVC_Supervisor = Supcon(SVC, SVC_Spec) \quad (6,7)$$



شکل ۱۲- مدل گسسته پیشامد کنترل کننده ناظر محلی SVC

ا. مدل سازی گسسته پیشامد SVC

مطابق بلوک دیاگرام ارائه شده در شکل ۱۰ ناظر SVC از یک سو گین فیدبک حلقه کنترلی بکار گرفته شده را تنظیم



شکل ۱۰- بلوک دیاگرام سیستم کنترلی SVC

می نماید و از سوی دیگر مقدار ولتاژ مرجع اعمال شده به این حلقه کنترلی را مشخص می نماید و برای انجام این کار تنها به اطلاعات مربوط به ولتاژ باس نیاز دارد. در جدول ۶ پیشامدهای مورد نیاز برای طراحی این کنترل ناظر ارائه شده است. مدل گسسته پیشامدی از فرآیند که اطلاعات مورد نیاز را در بر داشته باشد را می توان با ترکیب مدل های ارائه شده در شکل های ۱۱-a و ۱۱-b بدست آورد.

ب. مدل سازی مشخصه های کنترلی SVC

با توجه به بلوک دیاگرام شکل ۵، مشخصه کنترلی به این صورت در نظر گرفته می شود که:

- در شرایط عادی ($V_{S2} \leq V_{bus} \leq V_{S1}$)، مقدار ثابت V_{ref} به عنوان ولتاژ مرجع در نظر گرفته شود و شیب مشخصه V-I برابر با X_{SL1} قرار داده شود.
- در شرایط بحرانی ($V_{bus} < V_{S1}$ یا $V_{bus} > V_{S2}$)، خروجی فیلتر پایین گذر (LPF) به عنوان ولتاژ مرجع در نظر گرفته شود و شیب مشخصه V-I برابر با X_{SL2} قرار داده شود.

شکل ۱۱-c منطق کنترلی بالا را بیان می کند.

بیست و دومین کنفرانس بین‌المللی برق

۴-۴- سیستم کنترل نظارتی متمرکز

با ترکیب دو کنترل کننده ناظر محلی طراحی شده برای ULTC و SVC می‌توان کنترل ناظر هماهنگ کننده‌ی مشخص شده در بلوک دیاگرام شکل ۵ را بصورت زیر بدست آورد. همانطوری که مشاهده می‌شود این مدل گسسته پیشامد دارای ۱۳۰۶۸ حالت و ۵۵۵۱۲ گذر است که پیاده‌سازی آن در مقابل پیاده‌سازی دو کنترل ناظر محلی طراحی شده به مراتب دشوارتر خواهد بود.

$$\text{Supervisor} = \text{Meet}(\text{SVC_Supervisor}, \text{ULTC_Supervisor}) \\ (13068, 55512)$$

۴-۵- اعتبارسنجی سیستم کنترل نظارتی طراحی شده

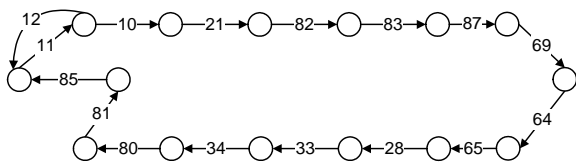
شده

برای بررسی درستی عملکرد سیستم کنترل نظارتی طراحی شده، یک سناریوی کاهش ولتاژ در شبکه قدرت در نظر گرفته می‌شود. قسمتی از کنترل ناظر کلی (Supervisor) که متناظر این سناریو می‌باشد در شکل ۱۳ نشان داده شده است. با استفاده از این شکل، نشان داده خواهد شد که سیستم کنترل نظارتی طراحی شده بخوبی رفتار فرآیند را در مسیر صحیح و در جهت برآورده شدن تمامی مشخصات کنترلی در نظر گرفته شده هدایت می‌نماید.

فرض می‌شود که در ابتدا ولت‌متر مقدار ولتاژ باس را در وضعیت نرمال گزارش می‌نماید. حال چنانچه یک مرتبه بار سیستم افزایش یابد، ولتاژ باس افت خواهد نمود. مطابق شکل ۱۳، افت ولتاژ توسط ولت‌متر با پیشامد ۱۰ گزارش می‌شود. بدنبال آن تایمر ULTC توسط سیستم کنترل نظارتی راه‌اندازی می‌شود و شروع به زمان‌سنجی می‌نماید (پیشامد ۲۱). توسط کنترل کننده‌ی PI، سوسپتانس SVC فوراً در جهت جبران افت ولتاژ، افزایش داده می‌شود، که باعث ورود وضعیت SVC به ناحیه‌ی بحرانی می‌گردد (پیشامد ۸۲). بلافاصله توسط سیستم کنترل نظارتی وضعیت سوئیچ‌های حلقه کنترلی SVC اصلاح می‌گردد (پیشامد ۸۳ و ۸۷). متناظر با تغییر در سوسپتانس SVC، زمان سنجی تایمر نیز اصلاح می‌گردد، یعنی مقدار زمان‌سنجی کاهش می‌یابد

(پیشامد ۶۵). بنابراین زمان تایمر زودتر از حالت معمول به پایان می‌رسد (پیشامد ۲۸) و ULTC وارد عمل می‌شود (پیشامد ۳۳). در صورت موفقیت آمیز بودن عمل افزایش تپ (پیشامد ۳۴)، افت ولتاژ تا حد زیادی توسط ULTC جبران می‌گردد و بدنبال آن کنترل کننده‌ی PI باعث می‌شود که توان راکتیو تزریقی SVC به شبکه کاهش یابد، یا به عبارت دیگر B_{SVC} کاهش پیدا نماید. بنابراین به دلیل قرار گرفتن SVC در مد کاری نرمال (پیشامد ۸۰)، مجدداً وضعیت سوئیچ‌های کنترل کننده‌ی PI آن، توسط سیستم کنترل نظارتی اصلاح می‌گردد (پیشامدهای ۸۱ و ۸۵).

می‌توان با در نظر گرفتن کلیه‌ی سناریوهای ممکن برای تغییرات ولتاژ شبکه، مشاهده نمود که سیستم کنترل نظارتی طراحی شده به ساده‌ترین شکل ممکن قادر خواهد بود رفتار SVC و ULTC را در جهت مطلوب هدایت نماید.



شکل ۱۳- بخشی از سیستم کنترل نظارتی طراحی شده (Supervisor)

۵- نتیجه‌گیری

در این مقاله لزوم ایجاد هماهنگی بین دو مؤلفه اصلی کنترل ولتاژ در شبکه‌های قدرت یعنی ULTC و SVC، در تنظیم ولتاژ نقطه مورد نظر از یک شبکه قدرت در جهت بکار گرفتن پتانسیل موجود در تجهیزات کنترل ولتاژ برای مواجهه سریع با تغییرات احتمالی ولتاژ در لحظات زمانی آینده مورد بحث قرار گرفت. برای ایجاد قابلیت هماهنگ شدن هر کدام از این تجهیزات با یکدیگر، مشخصه‌های کنترلی آنها اصلاح گردید. با مدلسازی فرآیند مورد نظر در قالب یک سیستم گسسته پیشامد، با استفاده از نظریه کنترل نظارتی سیستم‌های گسسته پیشامد، کنترل کننده‌ای طراحی گردید که علاوه بر آنکه کنترل کامل رفتار ULTC را بر عهده خواهد داشت، قادر خواهد بود هماهنگی لازم بین SVC و ULTC را ایجاد

بیست و دومین کنفرانس بین‌المللی برق

- emergency voltage conditions", in Power Tech Conference Proceedings, 2003 IEEE Bologna. 2003.
- [11] D. Jovicic, N. Pahalawaththa, M. Zavahir and H. A. Hassan, "SVC Dynamic Analytical Model ", IEEE Transactions on Power Delivery, vol. 18 (4), pp. 1455-1461, 2003
- [12] J. Dixon, L. Moran, J. Rodriguez, and R. Domke, "Reactive Power Compensation Technologies, state-of-the-Art Review". 2007
- [13] W. M. Wonham, "Supervisory Control of Discrete-Event Systems", Department of Electrical and Computer Engineering, University of Toronto, 2006, available at <http://www.control.utoronto.ca/DES>
- [۱۴] س.م. نوربخش رضایی، ع.ا. افضلیان، "پیاده‌سازی کنترل نظارتی سیستم‌های گسسته پیشامد بر روی PLC"، پانزدهمین کنفرانس مهندسی برق، (ICEE'07)، تهران، ایران.

نماید. مزیت استفاده از این روش جهت طراحی کنترل کننده به این مسئله بر می‌گردد که در این روش با توجه به اینکه فرآیند ماهیتاً دارای رفتار گسسته-پیشامد است، نیازی به در نظر گرفتن مسائلی از قبیل وجود تأخیر زمانی، و یا وجود نواحی مرده در مشخصه ULTC، و مسئله‌ی غیر خطی بودن فرآیند نخواهد بود. همچنین از طرف دیگر، با استفاده از تئوری کنترل نظارتی، بهینه بودن کنترلر هماهنگ کننده طراحی شده نیز گارانتی می‌شود. یعنی می‌توان اثبات نمود که کنترل کننده طراحی شده برای برآورده ساختن مشخصه‌های کنترلی مورد نظر کمترین محدودیت ممکن را بر رفتار فرآیند تحمیل می‌کند.

مراجع

- [1] P. Kundur, " Power System Stability and Control" 1994: McGraw-Hill
- [2] M. H. Abdel-Rahman, F. M. H. Youssef, and A. A. Saber, "New Static Var Compensator Control Strategy and Coordination With Under-Load Tap Changer", IEEE Transactions on Power Delivery, Vol. 21 (3), pp. 1630-1635, 2006
- [3] K. M. Son, K. S. Moon, S.K. Lee and J. K. Park, "Coordination of an SVC with a ULTC Reserving Compensation Margin for Emergency Control", IEEE Transactions on Power Delivery, vol. 15 (4), pp. 1193-1198, 2000.
- [4] A. Afzalian, A. Saadatpoor, and W. M. Wonham, "Discrete-Event System Modeling and Supervisory Control for Under-load Tap-Changing Transformers", Proceedings of the 2006 IEEE International Conference on Control Applications Munich, Germany, October 4-6, 2006.
- [5] A. Afzalian, W. M. Wonham, "Discrete-Event System Supervisory Controller Design for an Electrical Power Transmission Network", In 14th Iranian Conference on Electrical Engineering (ICEE'06). Tehran
- [6] M. Noorbakhsh, A. Afzalian, "PLC Based Implementation of Supervisory Controller for Under Load Tap-Changer", Proceedings of the 2007 IEEE International Conference on Control, Automation and Systems, Seoul, Korea, October 17-20, 2007
- [7] J. Prosser, "Supervisory Control of Electric Power Transmission Networks", Power Systems, IEEE Transaction on, 1995. 10(2): p. 1104-1110
- [8] M. S. Lee, J. T. Lim, "Restoration strategy for Power Distribution Networks using Supervisory Control", Generation. Transmission and Distribution, IEE Proceedings, 2004. 151(3): p. 367-372
- [9] S. Y. Lin, Y. C. Ho and C. I. H Lin, "An ordinal Optimization theory based algorithm for solving the optimal power flow problem with discrete control variables", Power Systems, IEEE Transactions on, 2004. 19(1): p. 267-286
- [10] B. Otomega, V. Sermanson, and T. Van Cutsem, "Reverse-logic control of load tap changers in